

## 引用文献 3

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-56113

(43) 公開日 平成8年(1996)2月27日

(51) Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 Q 13/08

審査請求 未請求 請求項の数10 O L (全 8 頁)

(21) 出願番号 特願平6-189494

(22) 出願日 平成6年(1994)8月11日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 高橋 和晃

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 藤田 卓

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 佐川 守一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

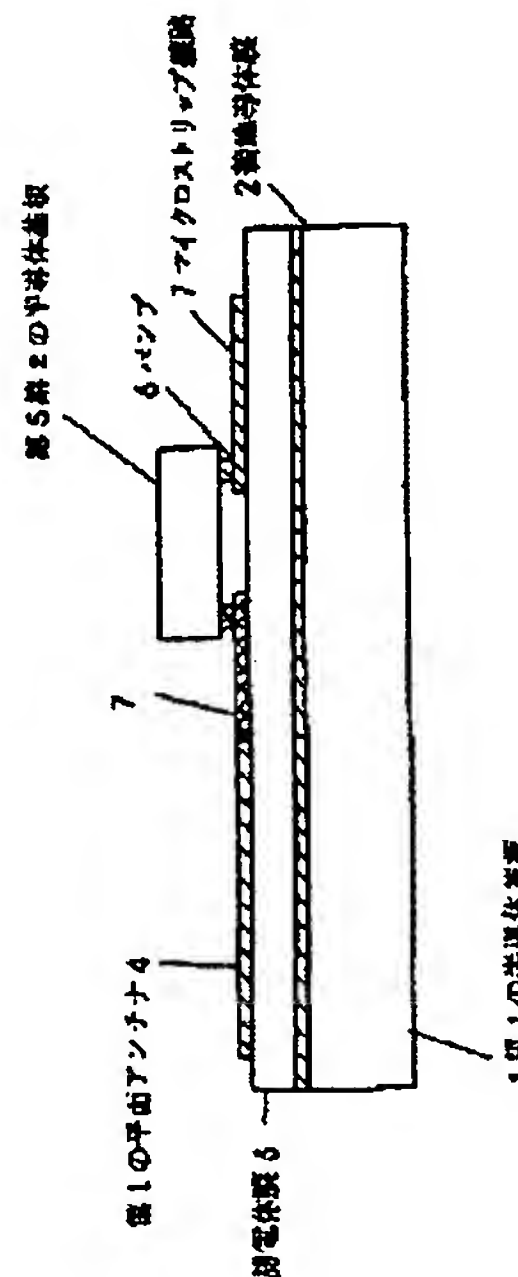
(74) 代理人 弁理士 小銀治 明 (外2名)

(54) 【発明の名称】 ミリ波用検波器

(57) 【要約】

【目的】 ミリ波帯において、アンテナを含めたミリ波用検波器の構造に関するもので、製作が容易で、安価かつ量産性に優れたものを提供する。

【構成】 シリコンによる第1の半導体基板1上に接地導体膜2と誘電体膜3を積層し、平面アンテナ4と給電用のマイクロストリップ線路7をその誘電体膜3上に形成し、ガリウム砒素による検波回路を形成した第2の半導体基板5をフィリップチップ実装により実装する構造とすることで、面積の大きな部分に安価なシリコンを用い、ミリ波帯の能動素子だけに高価なガリウム砒素を用いることにより、ミリ波帯で要求される高い製作精度を保ちながら、安価に実現できる。



(2)

特開平8-56113

1

2

## 【特許請求の範囲】

【請求項1】 接地導体膜を積層するとともに、前記接地導体膜上に誘電体膜を積層した第1の半導体基板と、前記誘電体膜上に設けられた第1の平面アンテナと、前記誘電体膜上に設けられ、前記第1の平面アンテナに給電を行うマイクロストリップ線路と、前記マイクロストリップ線路上にフリップチップ実装により実装された第2の半導体基板と、前記第2の半導体基板に設けられた信号を検波する信号検波回路または信号を発生する信号発生回路とを具備するミリ波用検波器。

【請求項2】 請求項1記載の第1の平面アンテナの代わりに、第1の誘電体基板上に設けられた第2の平面アンテナと、前記第2の平面アンテナへの給電を裏面で行なう給電端子と、前記給電端子と前記第2の平面アンテナとを接続するスルーホールとを具備し、前記第1の誘電体基板をフリップチップ実装により、給電端子と請求項1記載のマイクロストリップ線路とを接続したことを特徴とするミリ波用検波器。

【請求項3】 第1の半導体基板として、シリコン基板またはガリウム砒素基板を用いたことを特徴とする請求項1または請求項2記載のミリ波用検波器。

【請求項4】 第1の半導体基板の代わりに、誘電体基板を用いたことを特徴とする請求項1または請求項2記載のミリ波用検波器。

【請求項5】 前記第2の誘電体基板の上面に接地導体膜を積層するとともに、前記接地導体膜の上面に誘電体膜を積層した第2の誘電体基板と、前記誘電体膜の上面に設けられたマイクロストリップ線路と、前記第2の誘電体基板の下面に設けられた第3の平面アンテナと、前記マイクロストリップ線路上にフリップチップ実装により実装された第2の半導体基板と、前記第2の半導体基板に設けられた信号を検波する信号検波回路または信号を発生する信号発生回路と、前記第2の誘電体基板と前記接地導体と前記誘電体膜とを貫き、前記第3の平面アンテナと前記マイクロストリップ線路とを接続させるスルーホールとを具備するミリ波用検波器。

【請求項6】 請求項5記載のスルーホールの代わりに、第3の平面アンテナの給電点の上方部の接地導体膜に、スロット結合により給電を行う穴を設け、マイクロストリップ線路と前記第3の平面アンテナとをスロット結合により給電を行うことを特徴とする請求項5記載のミリ波用検波器。

【請求項7】 請求項5記載のスルーホールの代わりに、第3の平面アンテナの給電点の上方部の接地導体膜に穴を設け、前記穴の上方に第2の半導体基板をフリップチップ実装し、前記第2の半導体基板のストリップ線路と前記第3の平面アンテナとを電磁界結合により給電を行うことを特徴とする請求項5記載のミリ波用検波器。

【請求項8】 信号を検波する回路または信号を発生す

る回路を設けた第2の半導体基板と、裏面を接地面とし、前記第2の半導体基板より大きな面積の凹部を設け、当該凹部に前記第2の半導体基板をフリップチップ実装した第3の誘電体基板と、前記第3の誘電体基板の凹部を塞ぐようにフリップチップ実装した第4の誘電体基板と、前記第4の誘電体基板上に設けられた第4の平面アンテナと、前記第4の平面アンテナへの給電を前記第4の誘電体基板のスルーホールを介して裏面から行なう給電端子と、前記給電端子と前記第2の半導体基板のフリップチップ接続部を接続する給電用のマイクロストリップ線路とを具備したミリ波用検波器。

【請求項9】 誘電体膜として二酸化シリコン、窒化シリコンまたはポリミドを用いたことを特徴とする請求項1～7記載のミリ波用検波器。

【請求項10】 第2の半導体基板としてガリウム砒素基板を用い、半導体素子としてMESFET、HBT、HEMTまたはダイオードを用いた検波回路を設けたことを特徴とする請求項1～請求項8のいずれかに記載のミリ波用検波器。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、マイクロ波からミリ波帯における通信装置、計測機器に利用されるミリ波用検波器に関するものである。

【0002】

【従来の技術】ミリ波帯における平面アンテナは、給電系における損失が大きいため、平面アンテナとダウンコンバータなどの能動回路を一体化したモノリシックアンテナが提案されている。平面アンテナをガリウム砒素などの半導体基板面上に、能動素子と合わせて、製作するものや、平面アンテナと能動回路を別々の基板で構成し、両者を張り合わせたハイブリッドタイプのモノリシックアンテナ構成も提案されている。一方能動回路は、ガリウム砒素基板上にモノリシック化されつつあるが、ミリ波帯では、ガリウム砒素より高速なデバイスが実現できるインジウムリン系の基板も用いられている。

【0003】以下に従来の平面アンテナについて説明する。図10は、従来のミリ波用モノリシック平面アンテナの断面図である。図10において、101は石英基板、102は石英基板101上に作られたマイクロストリップアンテナ、103は接地導体、104は結合スロットである。105はガリウム砒素基板によるMMICで、ダウンコンバータがMMIC化されている。

【0004】以上のように構成されたミリ波用モノリシックアンテナについて、以下その動作について説明する。石英基板101の上面にマイクロストリップアンテナ102を構成し、裏面は接地面とし、結合用のスロット104がパターン形成されている。一方ガリウム砒素基板105上には、増幅器、ミキサを内蔵したダウンコンバータ106と給電のためのマイクロストリップ線路

(3)

特開平8-56113

3

107がMMIC化されている。スロット104とマイクロストリップ線路の位置を合わせるように石英基板101とガリウム砒素基板105を張り合わせることで、マイクロストリップアンテナに生じた電界は、スロット104を通じマイクロストリップ線路へ電磁界結合により伝送される。このモノリシックアンテナの詳細は、1992年電子情報通信学会秋季大会講演論文集第2分冊C-50に述べられている。

【0005】

【発明が解決しようとする課題】しかしながらこのような構成では、給電用のマイクロストリップ線路と能動回路をすべてモノリシック化しているために、高い製作精度が得られるものの、高価なガリウム砒素基板のチップ面積が大きいこと、能動回路の歩留まりも劣化し、低価格化が困難である。また、ガリウム砒素基板上に給電用のマイクロストリップ線路を設けているために、ガリウム砒素基板の基板厚を精度よく研磨する必要がある。さらに、石英基板とガリウム砒素基板を張り合わせる際の位置合わせに精度が要求されるという欠点も有している。

【0006】本発明は、上記従来の課題を解決するもので、ミリ波帯でのアンテナを含めた受動素子を比較的安価な基板上に構成し、能動素子をフリップチップ実装により実装することにより、量産性に優れた、小形かつ高精度なミリ波用検波器を低価格で提供することを目的とする。

【0007】

【課題を解決するための手段】この目的を達成するために本発明のミリ波用検波器は、シリコンまたはガリウム砒素による第1の半導体基板上に接地導体膜を積層し、前記接地導体膜上に誘電体膜を積層し、前記誘電体膜上に第1の平面アンテナと、前記第1の平面アンテナに給電を行うためのマイクロストリップ線路とを有し、信号を検波する回路または信号を発生する回路を設けた第2の半導体基板を前記マイクロストリップ線路上にフリップチップ実装により実装する構造を有する。また、第1の平面アンテナを前記誘電体膜上に設けず、第1の誘電体基板上に第2の平面アンテナを設け、スルーホールで給電端子と接続し、前記第1の誘電体基板をフリップチップ実装により、給電端子と前記マイクロストリップ線路とを接続した構造を有する。

【0008】また、第2の誘電体基板の下面に第3の平面アンテナを設け、前記第2の誘電体基板の上面に接地導体膜を積層し、前記接地導体膜の上面に誘電体膜を積層し、前記誘電体膜の上面にマイクロストリップ線路を設け、前記第2の半導体基板を前記マイクロストリップ線路上にフリップチップ実装により実装し、前記第3の平面アンテナと前記マイクロストリップ線路とをスルーホールで接続した構造を有する。また、前記第3の平面アンテナへの給電方法として、前記第3の平面アンテナ

4

の給電点の上方部の接地導体膜にスロットを設け、マイクロストリップ線路と前記第3の平面アンテナとスロット結合により給電する構造を有する。また、第3の平面アンテナへの給電方法として、前記第2の半導体基板から直接スロットを通じ前記第3の平面アンテナに給電する構造を有する。

【0009】また、信号を検波する回路または信号を発生する回路を設けた第2の半導体基板と、裏面を接地面とした、第2の誘電体基板に第2の半導体基板より大きな面積の凹部を設け、凹部に前記第2の半導体基板をフリップチップ実装し、第3の誘電体基板上に第4の平面アンテナを設け、前記第4の平面アンテナへの給電を裏面に第2の給電端子を設け、前記第2の給電端子と前記第4の平面アンテナとをスルーホールで接続し、前記第3の誘電体基板を前記第2の半導体基板の上方にフリップチップ実装により、第2の給電端子と前記マイクロストリップ線路とを接続した第4の平面アンテナを設けた第3の誘電体基板を前記第2の半導体基板の上方にフリップチップ実装し、前記第2の半導体基板と給電端子とをマイクロストリップ線路で接続した構造を有する。

【0010】誘電体膜として二酸化シリコン(SiO<sub>2</sub>)、窒化シリコン(SiN)またはポリミドを用いる構造を有する。

【0011】第2の半導体基板としてガリウム砒素基板を用い、半導体素子としてMESFET、HBT、HEMTまたはダイオードを用いた検波回路を設けた構造を有する。

【0012】

【作用】この構成によって、比較的チップ面積を必要としない、ミリ波帯の能動素子にだけ高価な基板を用いるため、安価となるとともに、チップ面積が小さいためミリ波帯デバイスとしての歩留まりも向上する。ミリ波帯のダウンコンバータや検波回路などを安価に構成することができる。また、それぞれの基板は通常の半導体プロセスにより製作されるため、パターン精度が高く、フリップチップ実装法も実装精度が高く、量産性に優れる。

【0013】

【実施例】

(実施例1) 以下、本発明の第1の実施例について、図面を参照しながら説明する。図1は本発明の第1の実施例におけるミリ波用検波器の構造を示す断面図、図2は同構造を示す立体図である。

【0014】図1、図2において、1はシリコンによる第1の半導体基板、2は第1の半導体基板1上に設けられた接地導体膜である。3は誘電体膜で、具体的には二酸化シリコン(SiO<sub>2</sub>)膜である。4は第1の平面アンテナである。5は第2の半導体基板で、ショットキーバリアダイオードによる検波回路を作成したガリウム砒素基板である。6はフリップチップ実装の接続部となるパンプ、7は第1の平面アンテナ4に給電するためのマ



(4)

特開平8-56113

5

マイクロストリップ線路、8は検波された信号を取り出す出力信号端子である。

【0015】以上のような構成において、ガリウム砒素による第2の半導体基板5をベアチップの状態、第1の平面アンテナ4の給電用マイクロストリップ線路7上にフリップチップ実装を行っていることにより、平面アンテナ4と検波回路を設けた第2の半導体基板5との間にボンディングワイヤなどの寄生リアクタンス成分が少ないため、損失を小さくでき、ミリ波帯において高感度の検波器が実現できる。また、比較的安価なシリコンによる第1の半導体基板1上に大きな面積の平面アンテナ4を構成し、高価なガリウム砒素による第2の半導体基板5上に検波回路だけを設ける構成とすることにより、ガリウム砒素ICのチップ面積を小さくすることができ、安価な構成が可能となる。

【0016】一方、通常のシリコンプロセスにより、第1の平面アンテナ4とマイクロストリップ線路7を構成するために、1 $\mu$ m以下のパターン精度も容易に実現することができ、ミリ波帯で課題となる高い製作精度を容易に実現することができ、量産性にも優れた構成であり、ミリ波帯のモノリシックアンテナを容易に実現できる。

【0017】（実施例2）以下、本発明の第2の実施例について、図面を参照しながら説明する。図3は本発明の第2の実施例におけるミリ波用検波器の構造を示す断面図である。

【0018】以下、本発明の第2の実施例について図面を参照しながら説明する。図3において、図1、図2における第1の実施例と異なる点は、シリコン基板1上に作成した第1の平面アンテナ4の代わりに、第1の誘電体基板9上に第2の平面アンテナ10を設け、アンテナ自身をフリップチップ実装により実装した点で、11はスルーホール、12は給電端子である。

【0019】このような構成とすることにより、平面アンテナ10と接地面との間隔を広くとれるため、アンテナ10の放射効率を高くすることができ、高感度のミリ波用検波器が実現できる。

【0020】なお、本実施例では、別のチップ上に設けたアンテナ10をフリップチップ実装しているが、低損失が要求される共振器やフィルタなどを別チップで構成し、フリップチップ実装し、発振器や受信機などを構成してもよい。

【0021】また、第1、第2の実施例において第1の半導体基板としてシリコンを用いているが、セラミックやガラスなどの誘電体基板を用いても同様の効果を得ることができる。

【0022】（実施例3）以下、本発明の第3の実施例について、図面を参照しながら説明する。図4は本発明の第3の実施例におけるミリ波用検波器の構造を示す断面図、図5は同立体図である。

6

【0023】図4、図5において、5は検波回路を構成したガリウム砒素による第2の半導体基板である。7は給電用のマイクロストリップ線路で、図1、図2、図3の第1、第2の実施例と異なる点は、第1の半導体基板1の代わりに第2の誘電体基板13を用い、第2の誘電体基板13の裏面に第3の平面アンテナ14を設け、スルーホール15により、マイクロストリップ線路7と第3の平面アンテナ14を接続した点である。

【0024】このような構成とすることにより第3の平面アンテナ14と、第2の半導体基板13上の検波回路を異なる面上に構成できるため、ガリウム砒素による第2の半導体基板5が第3の平面アンテナ14の放射パターンに与える影響を小さくすることができる。また、立体的な構造のため、小形化が実現できる。

【0025】（実施例4）以下、本発明の第4の実施例について、図面を参照しながら説明する。図6は本発明の第4の実施例におけるミリ波用検波器の構造を示す断面図である。

【0026】図6において、図4の第3の実施例と異なる点は、第3の平面アンテナ14と給電用のマイクロストリップ線路7との結合をスロット16による電磁界結合を用いた点である。

【0027】このような構成とすることにより、第2の誘電体基板13にスルーホールを設ける必要がなく、製作が容易となる。

【0028】（実施例5）以下、本発明の第5の実施例について、図面を参照しながら説明する。図7は本発明の第5の実施例におけるミリ波用検波器の構造を示す断面図である。

【0029】図7において、図6の第4の実施例と異なるのは、第3の平面アンテナ14と検波回路との結合を給電用のマイクロストリップ線路を介さずに、検波回路から直接スロット16を介して電磁界結合するように構成した点である。

【0030】このような構成とする事により、給電用のマイクロストリップ線路による損失分もなく、効率的な給電が可能となり、高感度の検波回路が実現できる。

【0031】（実施例6）以下、本発明の第6の実施例について、図面を参照しながら説明する。図8は本発明の第6の実施例におけるミリ波用検波器の構造を示す断面図である。図9は同立体図である。

【0032】図8、図9において、5は第2の半導体基板として検波回路を構成したガリウム砒素基板、7は給電用のマイクロストリップ線路、17は第3の誘電体基板、18は第4の誘電体基板、19は第4の平面アンテナ、20はスルーホール、21は給電端子である。第3の誘電体基板17の裏面を接地面としたマイクロストリップ構造で、表面にガリウム砒素による第2の半導体基板5が設けられるような凹部を設けている。凹部にガリウム砒素による第2の半導体基板5をフリップチップ実

(5)

特開平8-56113

7

8

装し、給電用のマイクロストリップ線路7は、凹部の外側まで配置し、凹部に蓋をするように第4の平面アンテナ19を設けた第4の誘電体基板18をフリップチップ実装により実装する。

【0033】このような構成とすることにより、立体的な構造のため、小形化が実現できる。また、裏面が接地面であるため、本実施例のモジュールをさらに、別の基板に実装することが容易である。また、ガリウム砒素基板5が第4の誘電体基板18により保護するパッケージの役割をすることができる。

【0034】なお、本実施例において第3、第4の誘電体基板17、18の代わりに、シリコン基板やガラス基板上に積層した誘電体膜を用い、積層を厚さを部分的に変化させることによって実現してもよい。

【0035】なお、すべての実施例において第2の半導体基板5としてガリウム砒素基板を用いているが、シリコン基板やインジウムリン基板などの上に構成した能動回路でもよいことは言うまでもない。

【0036】また、すべての実施例において検波された信号を処理するデジタル信号処理回路を構成した第2の半導体基板5をさらにフリップチップ実装したマルチチップモジュールにしてもよい。

【0037】また、すべての実施例において、平面アンテナと能動回路との組み合わせを複数設け、アンテナアレイを構成することにより効率が高まることは言うまでもない。

【0038】

【発明の効果】以上のように本発明は、能動素子と受動素子と異なるプロセスで作成し、フリップチップ技術で組み合わせる構成により、比較的チップ面積を必要としない、ミリ波帯の能動素子にだけ高価な基板を用い、チップ面積を必要とする平面アンテナや受動素子を安価な基板に構成することが可能となり、量産性に優れた安価なミリ波用検波器を提供するものである。

【図面の簡単な説明】

【図1】本発明の第1の実施例におけるミリ波用検波器の断面図

\* 【図2】本発明の第1の実施例におけるミリ波用検波器の立体図

【図3】本発明の第2の実施例におけるミリ波用検波器の断面図

【図4】本発明の第3の実施例におけるミリ波用検波器の断面図

【図5】本発明の第3の実施例におけるミリ波用検波器の立体図

【図6】本発明の第4の実施例におけるミリ波用検波器の断面図

【図7】本発明の第5の実施例におけるミリ波用検波器の断面図

【図8】本発明の第6の実施例におけるミリ波用検波器の断面図

【図9】本発明の第6の実施例におけるミリ波用検波器の立体図

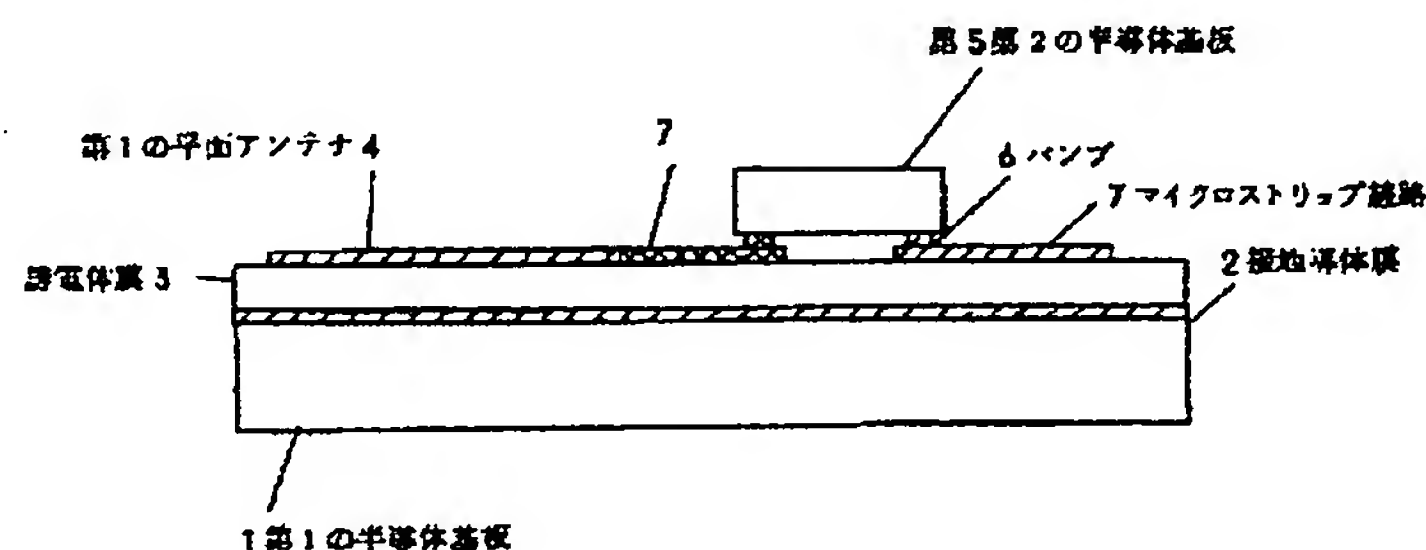
【図10】従来のミリ波用検波器の分解立体及び断面図

【符号の説明】

- 1 第1の半導体基板
- 2 接地導体膜
- 3 誘電体膜
- 4 第1の平面アンテナ
- 5 第2の半導体基板
- 6 パンプ
- 7 マイクロストリップ線路
- 8 出力信号端子
- 9 第1の誘電体基板
- 10 第2の平面アンテナ
- 11、15、20 スルーホール
- 12、21 給電端子
- 13 第2の誘電体基板
- 14 第3の平面アンテナ
- 16 スロット
- 17 第3の誘電体基板
- 18 第4の誘電体基板
- 19 第4の平面アンテナ

\*

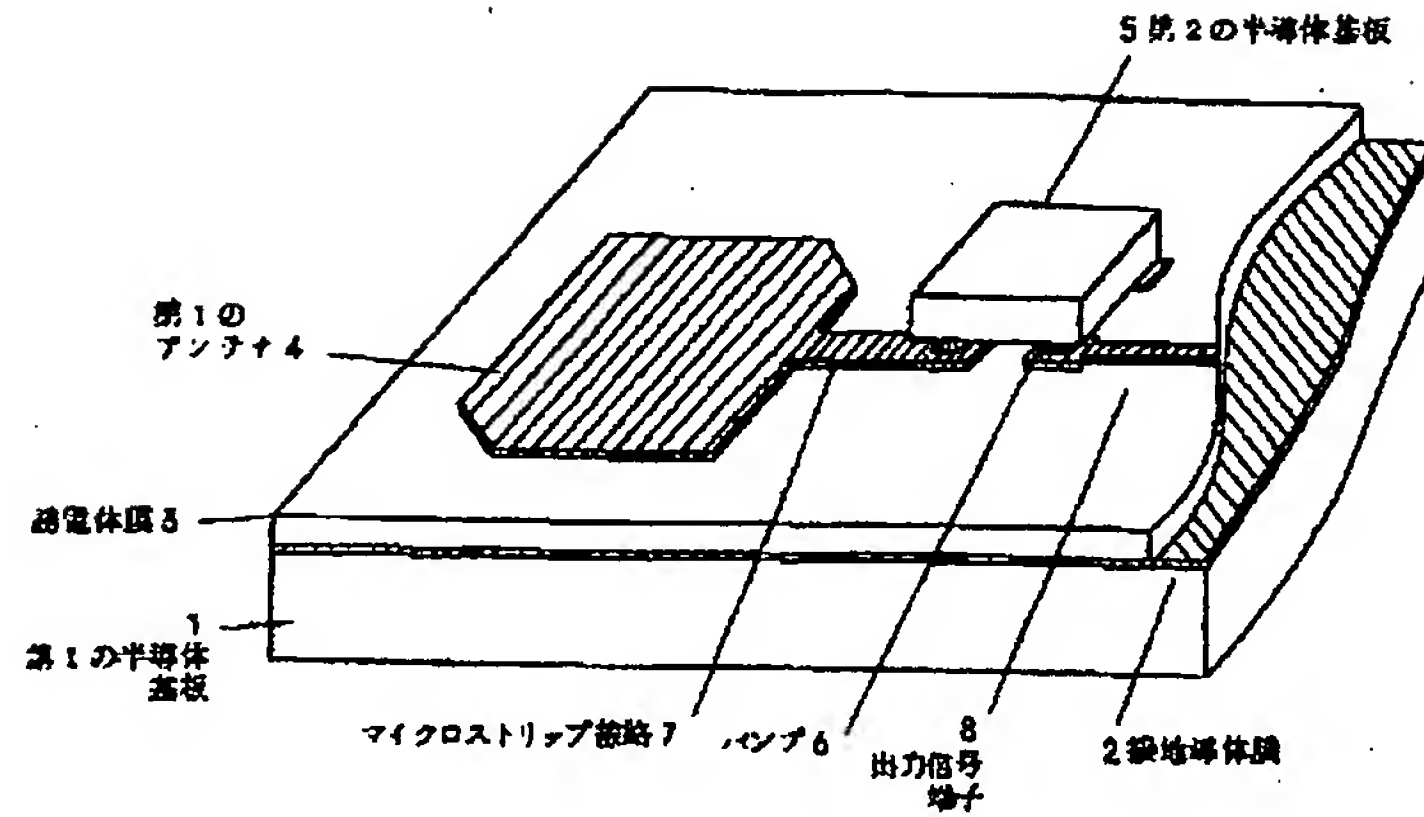
【図1】



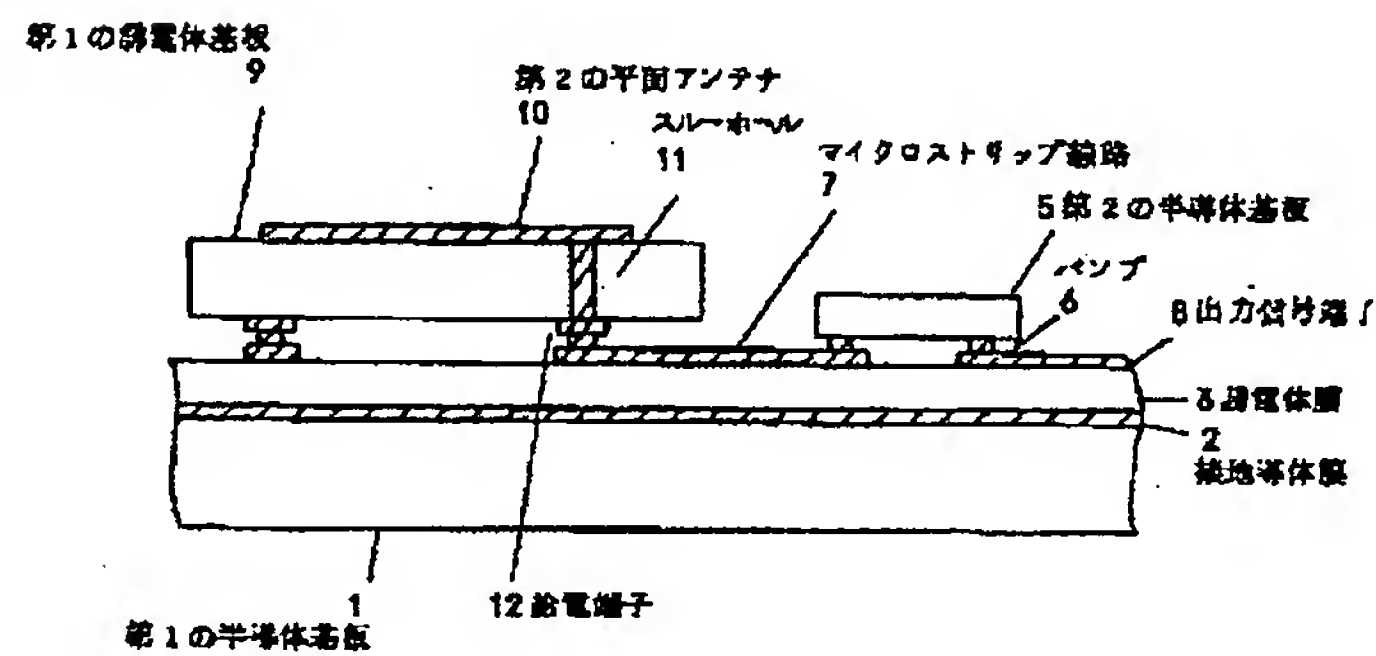
(6)

特開平8-56113

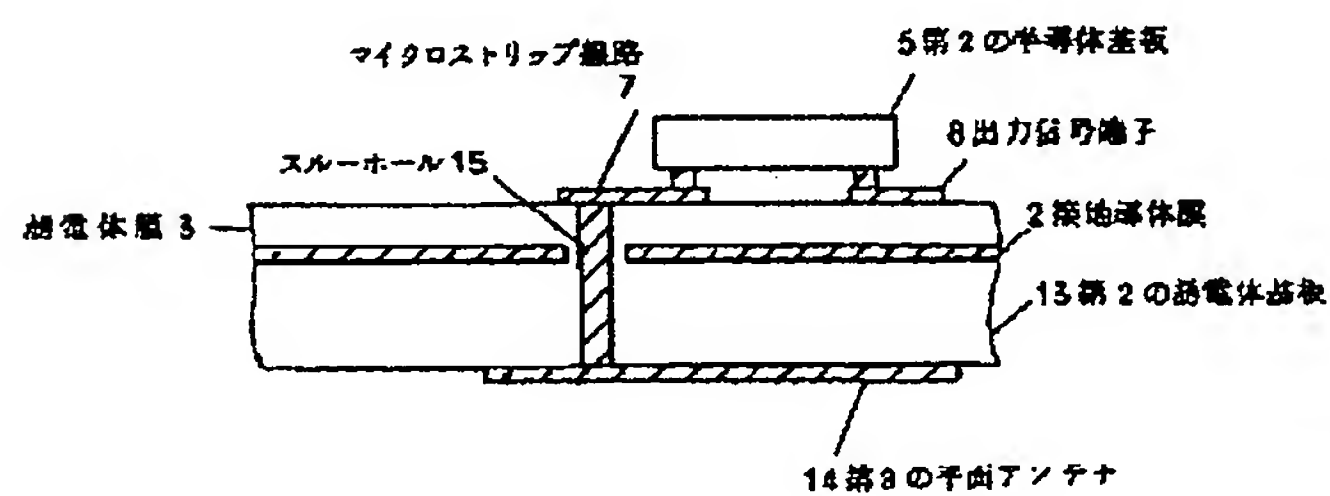
【図2】



【図3】



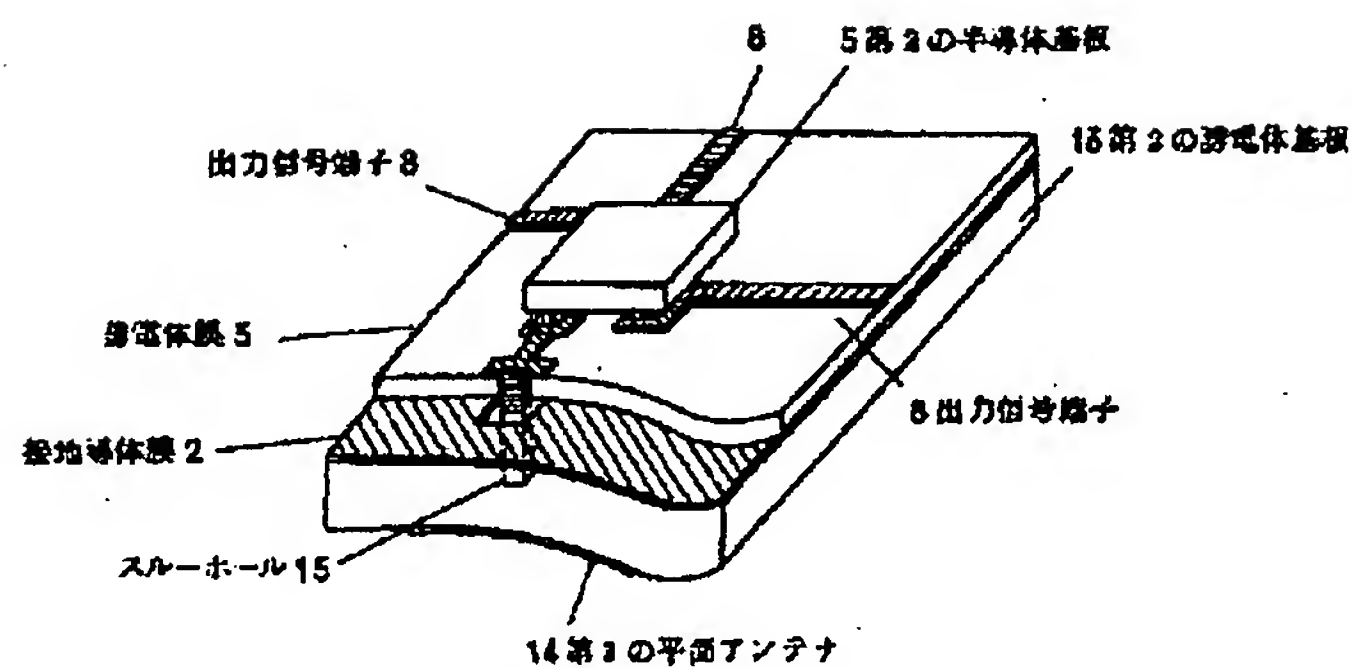
【図4】



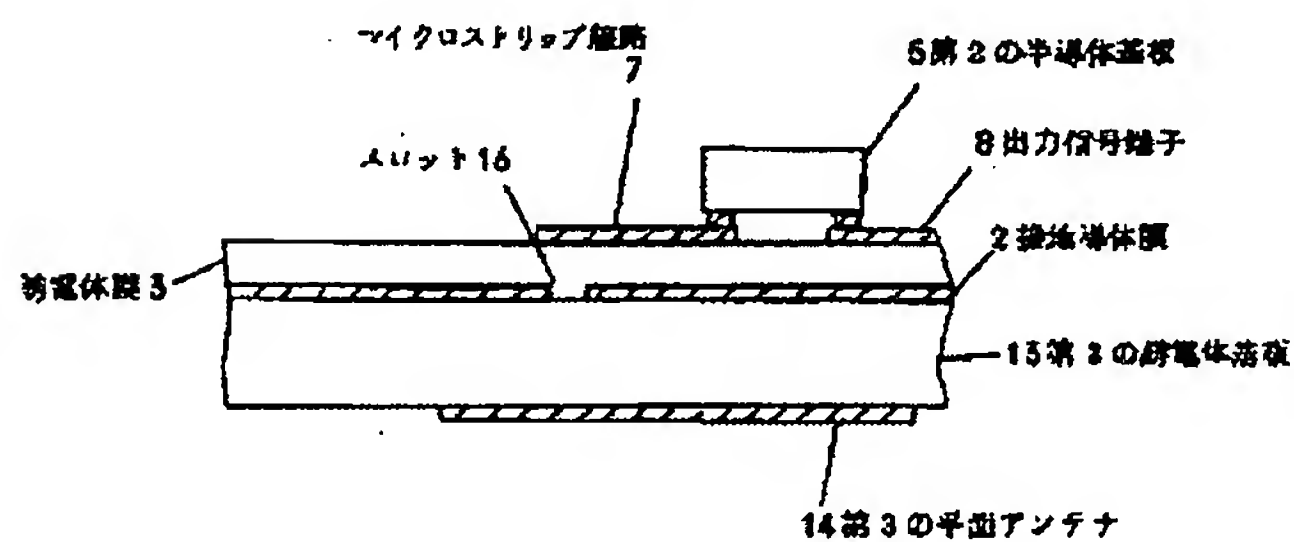
(7)

特開平8-56113

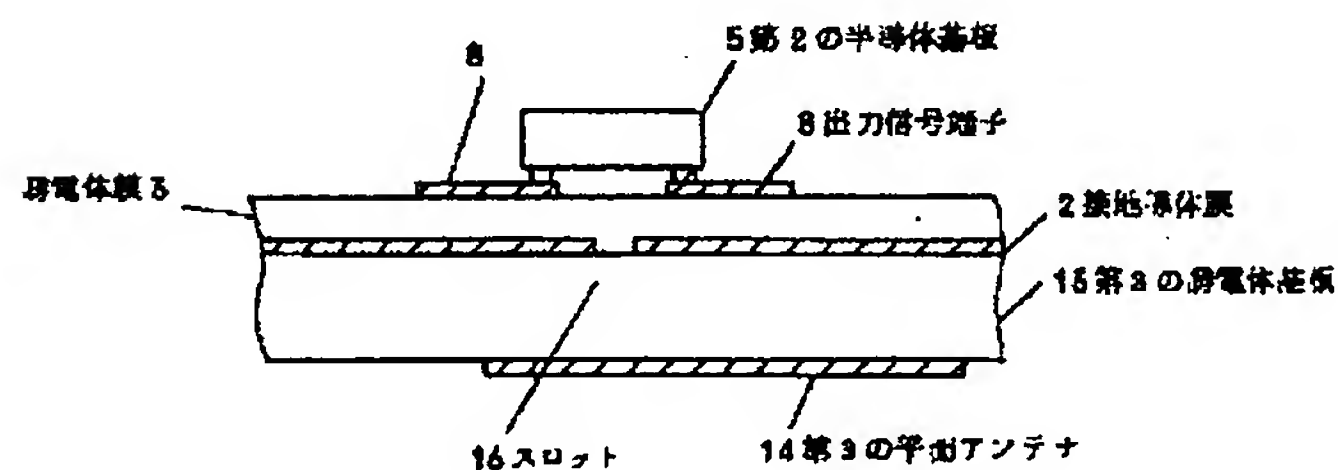
【図5】



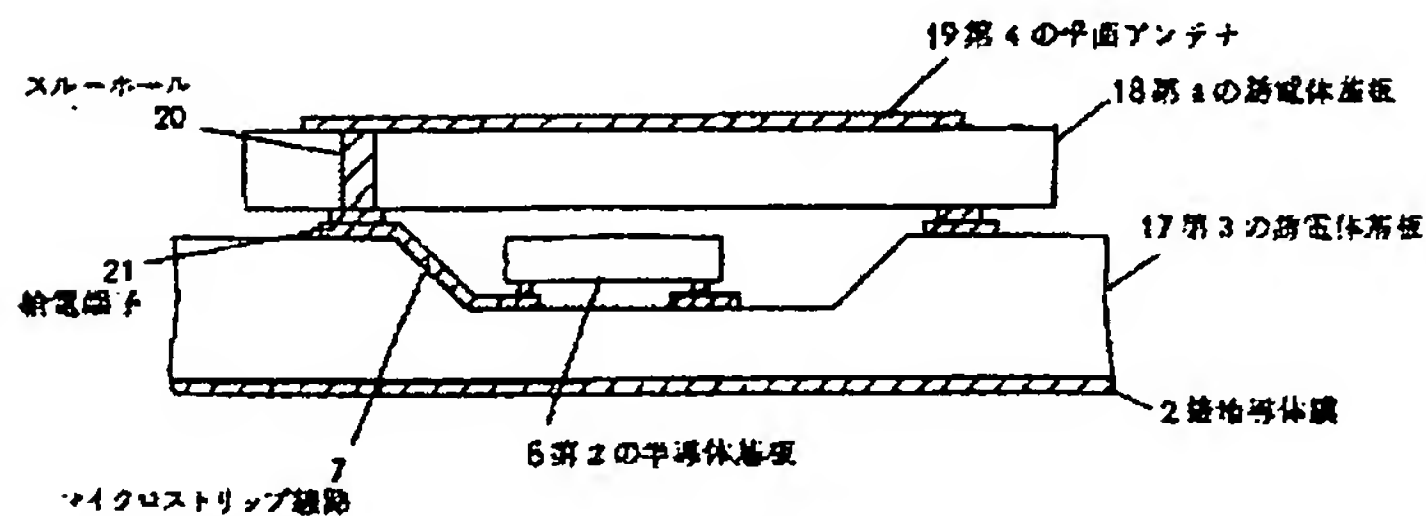
【図6】



【図7】



【図8】







特開平 8-56113

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】 第 7 部門第 3 区分  
【発行日】 平成 11 年 (1999) 5 月 28 日

【公開番号】 特開平 8-56113  
【公開日】 平成 8 年 (1996) 2 月 27 日  
【年通号数】 公開特許公報 8-562  
【出願番号】 特願平 6-189494  
【国際特許分類第 6 版】

H01Q 13/08

【F1】

H01Q 13/08

【手続補正書】  
【提出日】 平成 10 年 2 月 19 日  
【手続補正 1】  
【補正対象書類名】 図面  
【補正対象項目名】 図 10  
【補正方法】 変更  
【補正内容】  
【図 10】

